

Clase 20 (parte III)

Fabricación y Diseño físico CMOS

Transistores e Inversor CMOS

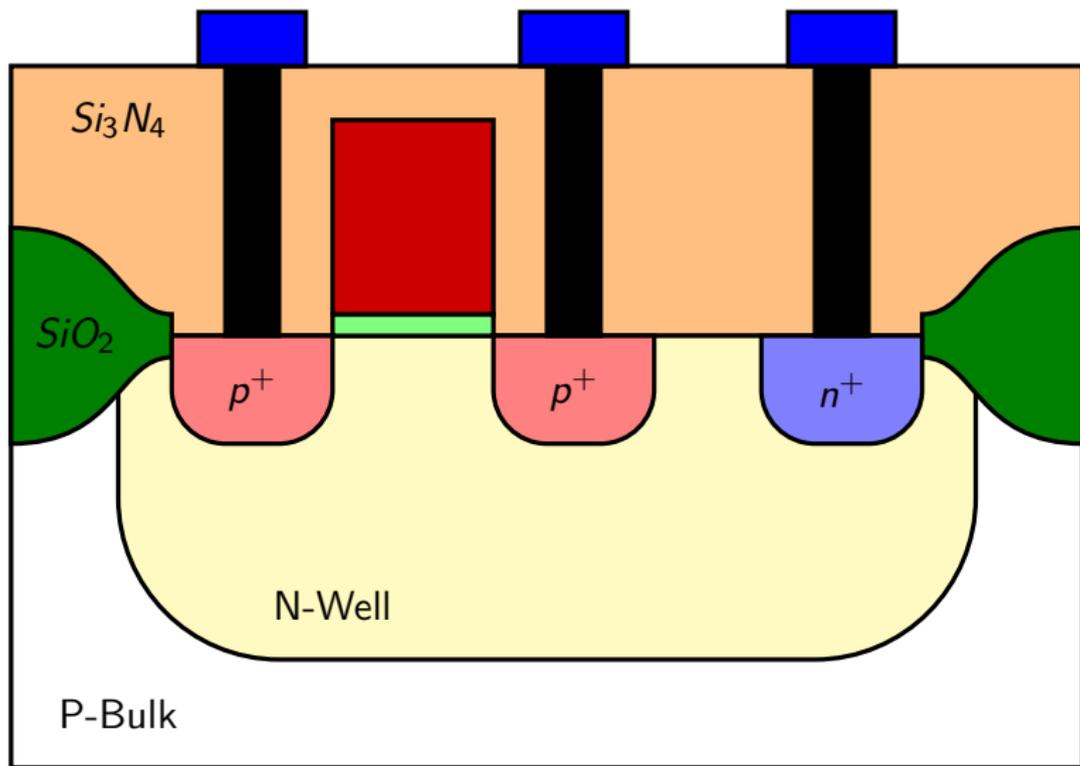
Universidad de Buenos Aires
Facultad de Ingeniería
86.03 - Dispositivos Semiconductores

Clase 20

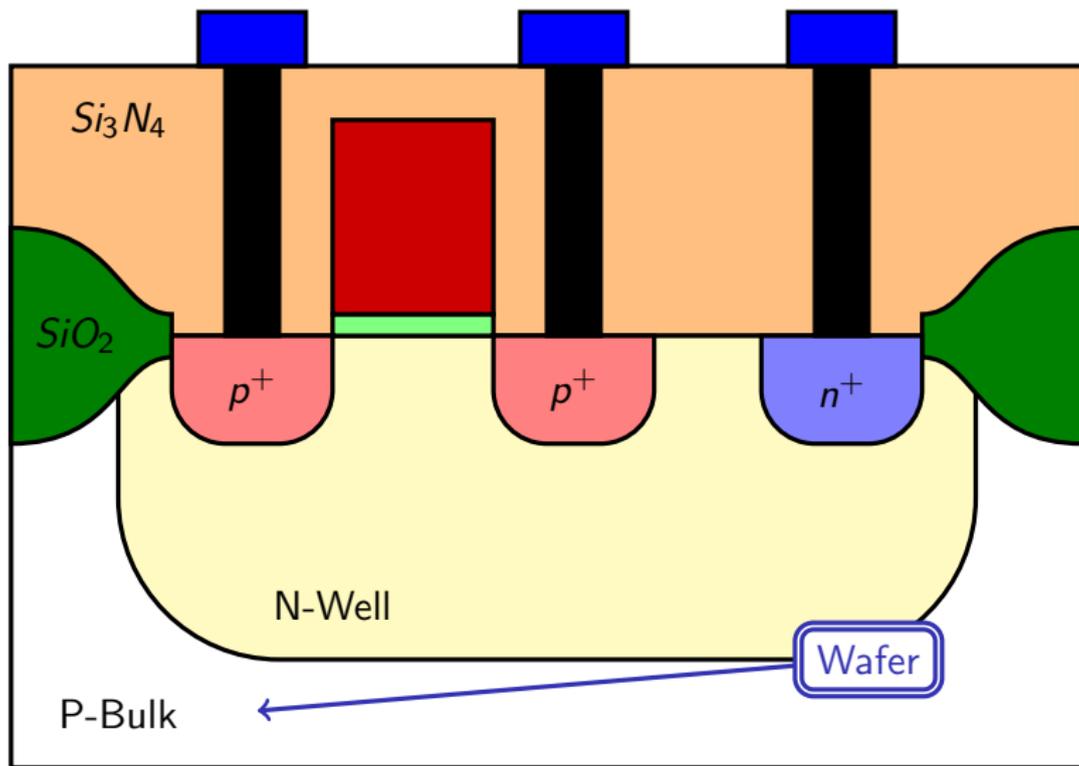
Lectura recomendada:

P. Julián: Introducción a la Microelectrónica, Cap. 7

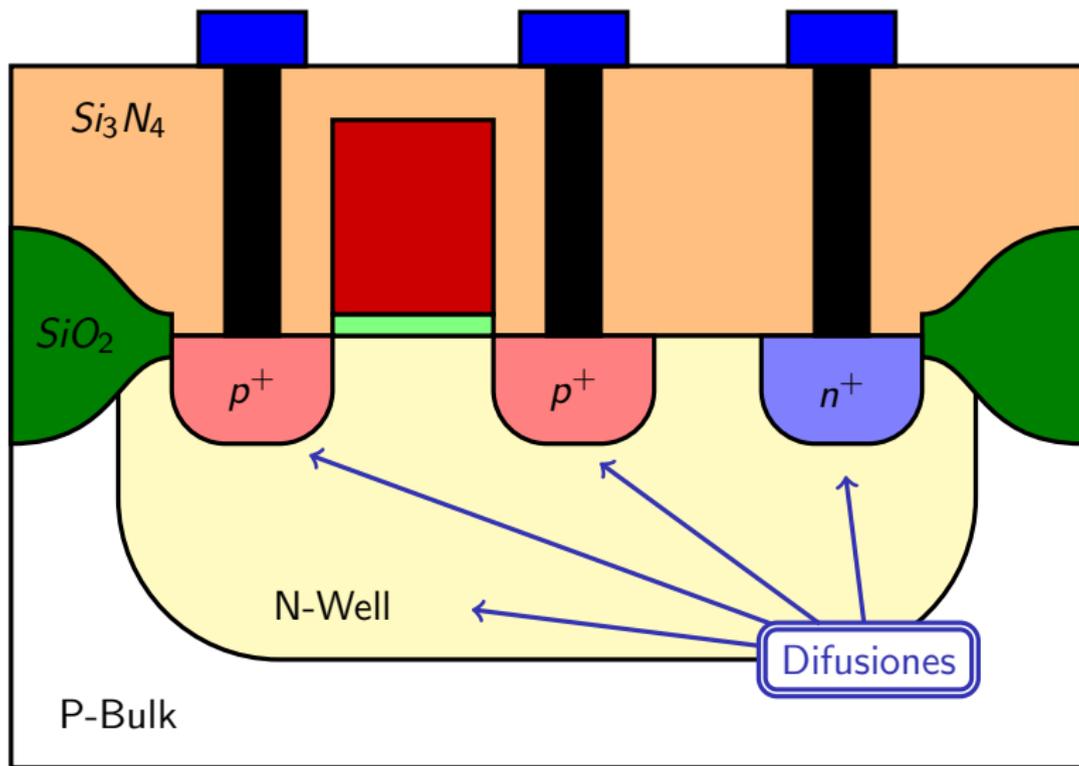
¿Qué necesito para fabricar un transistor MOS?



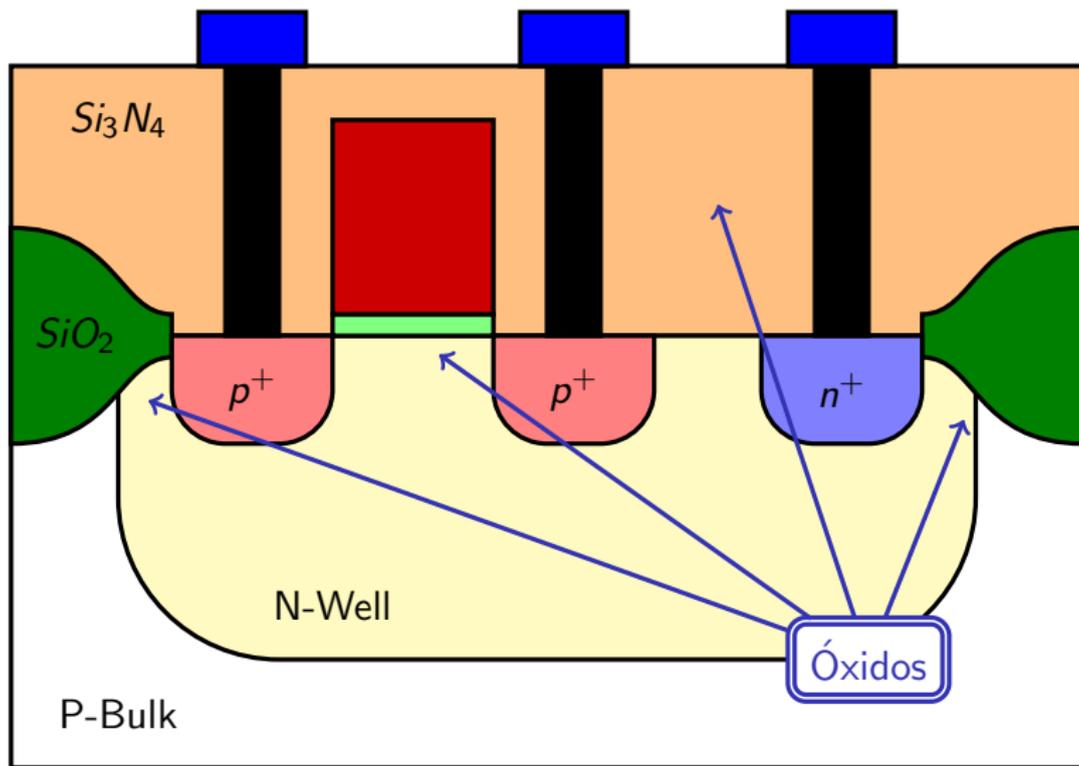
¿Qué necesito para fabricar un transistor MOS?



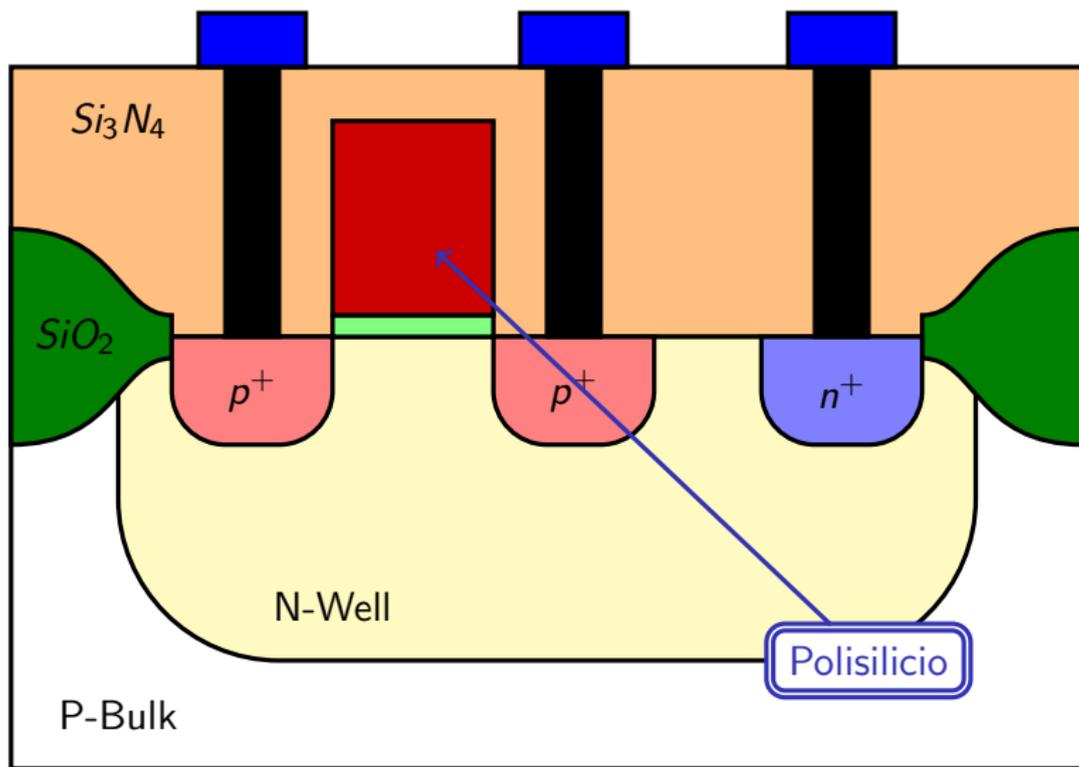
¿Qué necesito para fabricar un transistor MOS?



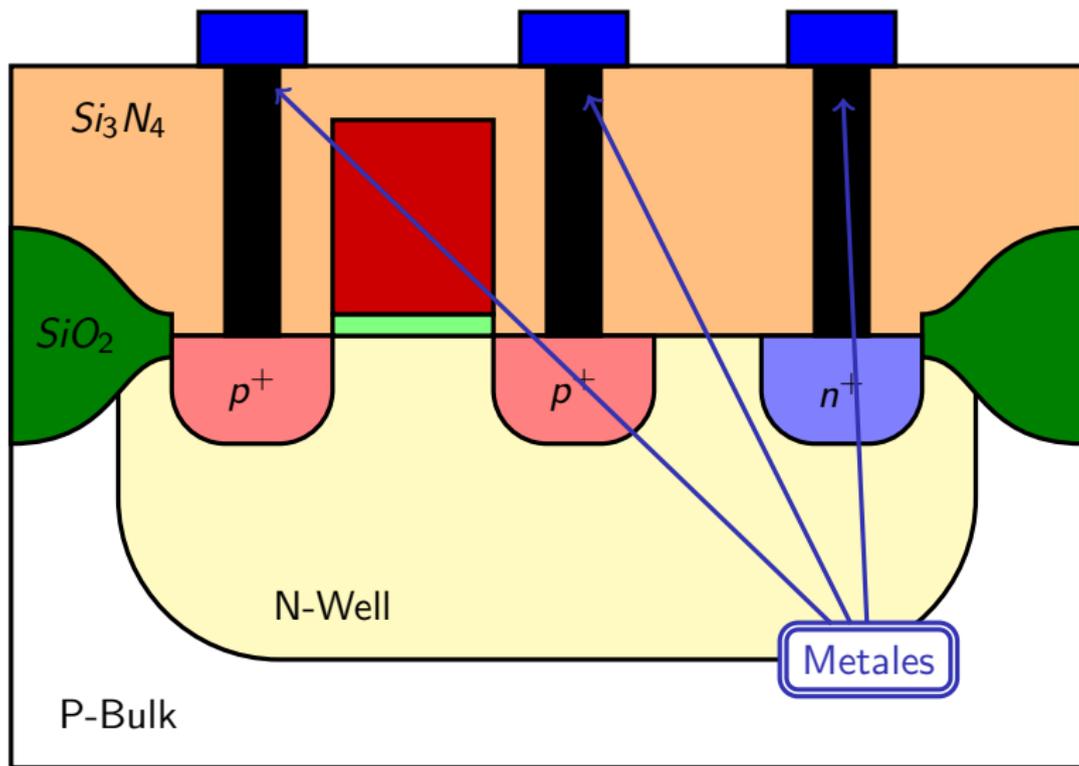
¿Qué necesito para fabricar un transistor MOS?



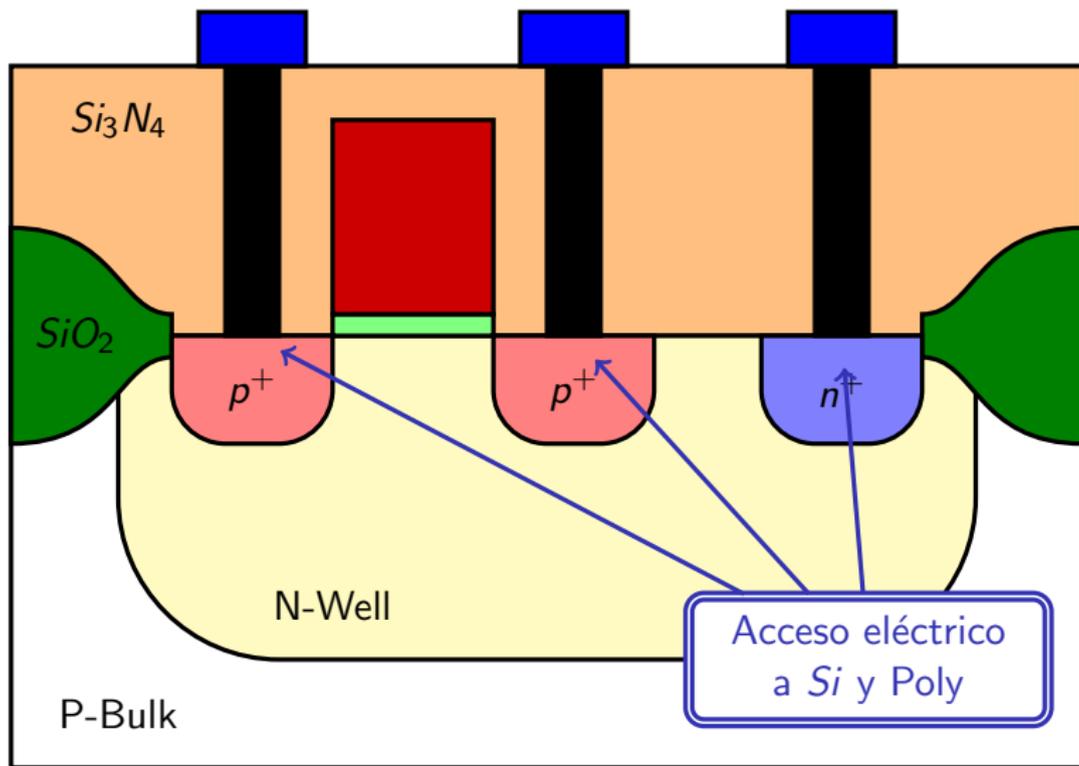
¿Qué necesito para fabricar un transistor MOS?



¿Qué necesito para fabricar un transistor MOS?



¿Qué necesito para fabricar un transistor MOS?



¿Qué necesito para fabricar un transistor MOS?

- ▶ Wafer de *Si* de mayor pureza posible
- ▶ Colocar material y removerlo en forma selectiva
 - ▶ Oxidación
 - ▶ Deposición
 - ▶ Litografía
 - ▶ Remoción (Etching)
- ▶ Introducción de impurezas
 - ▶ Difusión
 - ▶ Implantación iónica

Producción de Silicio puro I

El Wafer

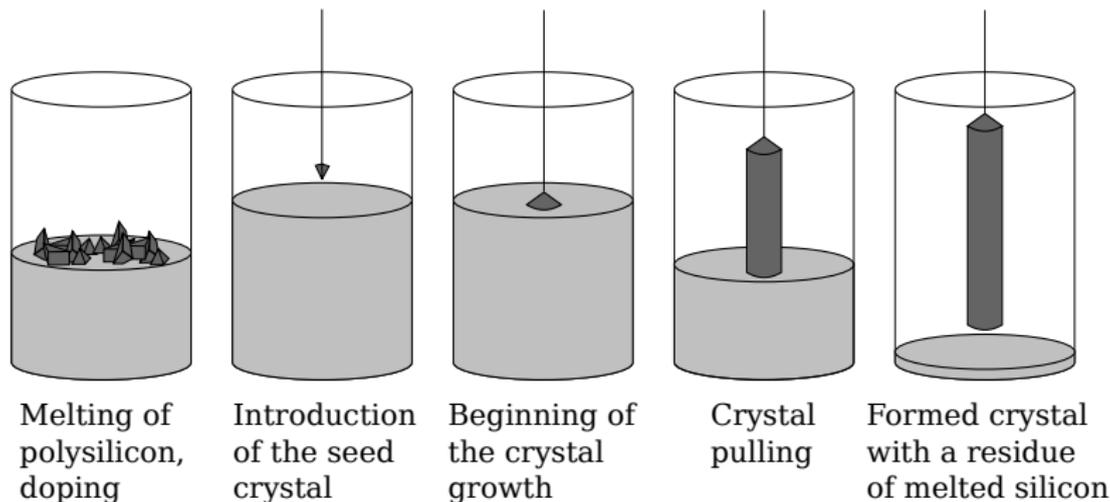


- ▶ Material inicial: Arena pura (SiO_2).
- ▶ Se realiza un proceso de destilación y reducción.
- ▶ Polisilicio: No es un cristal, pureza 98 %.
- ▶ Crecimiento del cristal: Técnica Czochralski.
- ▶ Lingote de Si cristalino de máxima pureza.
- ▶ Se da forma a los lingotes (diámetro).
- ▶ Se cortan los wafers.

Producción de Silicio puro II

El Wafer

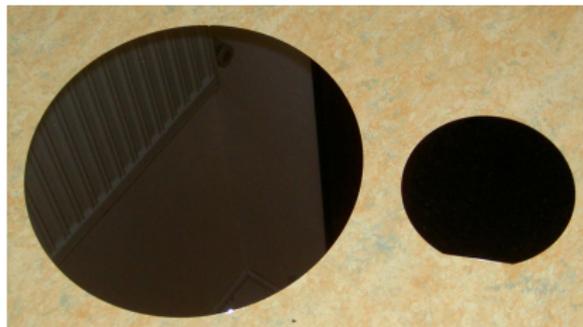
La técnica Czochralski



Es necesario producir un cilindro de Silicio de altísima pureza (99,9999 %)

Producción de Silicio puro III

El Wafer



Se corta el lingote de Si en rodajas (obleas o wafers)

- ▶ Espesor $\approx 1 \text{ mm}$
- ▶ Diámetro $\approx 30 - 45 \text{ cm}$

Aumento cuadrático de la superficie \Rightarrow Aumento cuadrático de la densidad de CIs

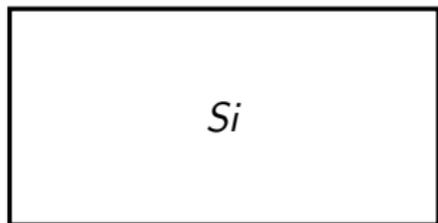
Antes de comenzar el proceso de fabricación de CIs, la oblea debe limpiarse para remover residuos e impurezas

Fotolitografía

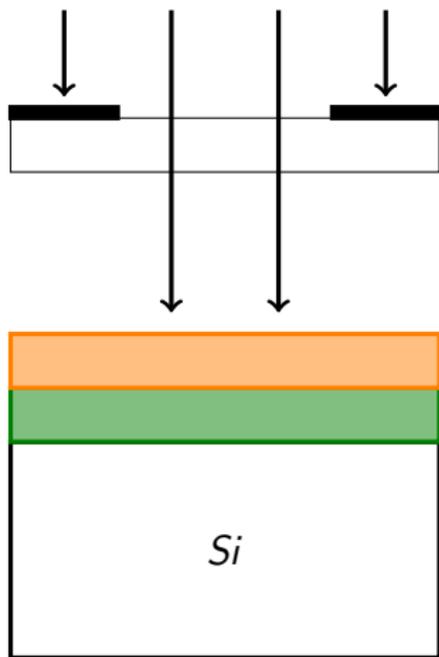
- ▶ Es el proceso utilizado para transferir un patrón geométrico a un material fotoresistivo (fotoresist). Se logra gracias a la reacción química entre la luz y el material.
- ▶ Es necesaria para definir las zonas de la superficie donde se encontrarán las difusiones, los contactos, las junturas MOS, etc.
- ▶ Es un proceso que se repite en todas las etapas de fabricación.
- ▶ Este proceso es el mismo que para la confección de PCBs.

Fotolitografía

- ▶ Se tiene un wafer de silicio puro

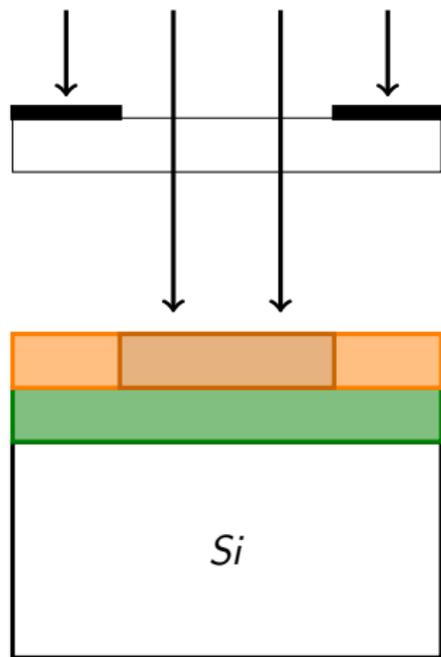


Fotolitografía



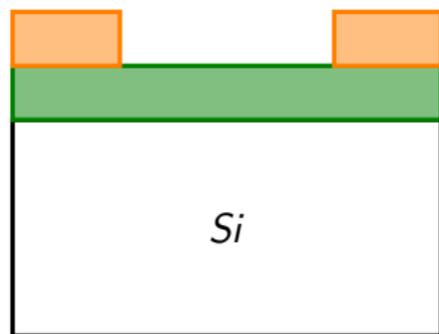
- ▶ Se tiene un wafer de silicio puro
- ▶ Se crece un material “barrera” (óxido)
- ▶ Se deposita el fotoresist (líquido) sobre la oblea y se distribuye homogéneamente
- ▶ Se alinea la máscara con respecto a la oblea y se expone a la luz

Fotolitografía



- ▶ Se tiene un wafer de silicio puro
- ▶ Se crece un material “barrera” (óxido)
- ▶ Se deposita el fotoresist (líquido) sobre la oblea y se distribuye homogéneamente
- ▶ Se alinea la máscara con respecto a la oblea y se expone a la luz
- ▶ El fotoresist cambia su propiedad: se vuelve más o menos soluble

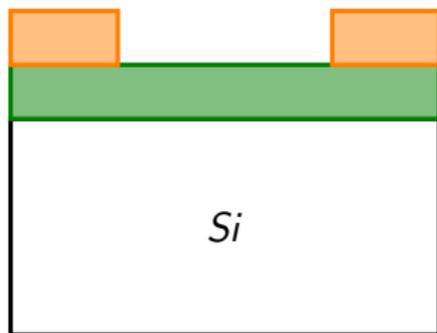
Fotolitografía



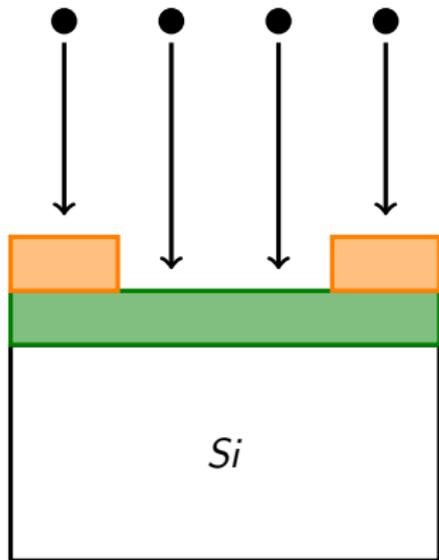
- ▶ Se tiene un wafer de silicio puro
- ▶ Se crece un material “barrera” (óxido)
- ▶ Se deposita el fotoresist (líquido) sobre la oblea y se distribuye homogéneamente
- ▶ Se alinea la máscara con respecto a la oblea y se expone a la luz
- ▶ El fotoresist cambia su propiedad: se vuelve más o menos soluble
- ▶ Se remueve el fotoresist sensibilizado con una solución especial. El material “barrera” queda expuesto

Remoción (Etching)

- ▶ Sólo una ventana del material queda expuesta

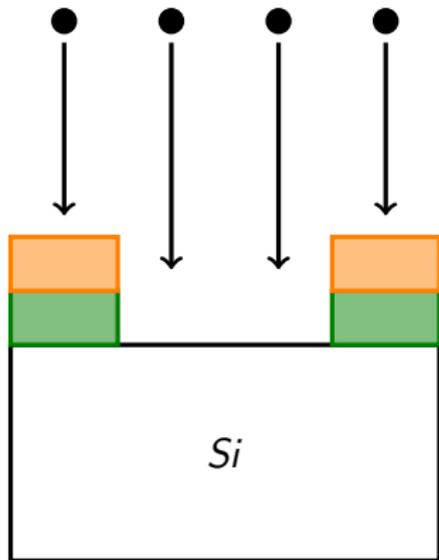


Remoción (Etching)



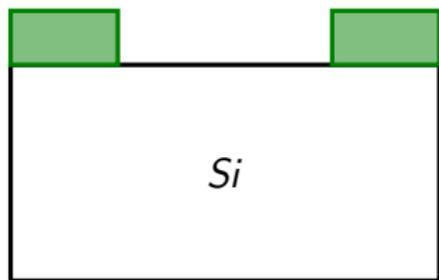
- ▶ Sólo una ventana del material queda expuesta
- ▶ Se expone a un agente químico capaz de remover al material “barrera” más rápido que al fotoresist

Remoción (Etching)



- ▶ Sólo una ventana del material queda expuesta
- ▶ Se expone a un agente químico capaz de remover al material “barrera” más rápido que al fotoresist
- ▶ El patrón se transfiere al óxido

Remoción (Etching)



- ▶ Sólo una ventana del material queda expuesta
- ▶ Se expone a un agente químico capaz de remover al material “barrera” más rápido que al fotoresist
- ▶ El patrón se transfiere al óxido
- ▶ Se remueve el fotoresist con un solvente

Oxidación

Cuando el Silicio se expone a un ambiente con oxígeno, se oxida produciendo un aislante.

Es un proceso altamente dependiente de la temperatura y la presión.

Tipos de oxidación

Seca El Si se expone a oxígeno puro. Más lenta y de mejor calidad.

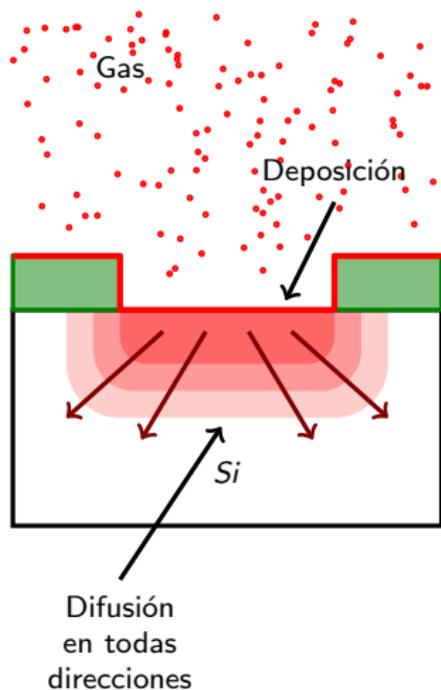
Húmeda El Si se expone a vapor de agua. Más rápida.

Aplicaciones de la oxidación

- ▶ Formación del óxido de compuerta. Se utiliza oxidación seca.
- ▶ Aislante y barrera. Se utiliza oxidación húmeda.

Dopaje

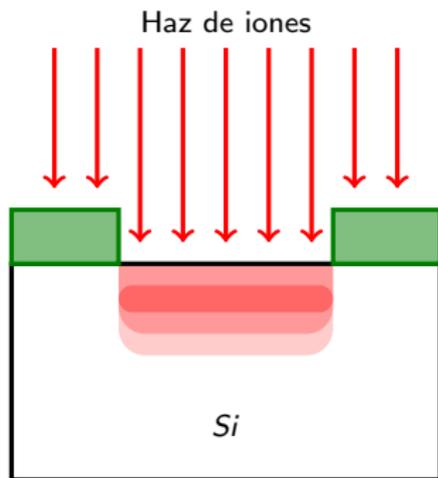
Difusión



- ▶ Se coloca el wafer en un horno con alta concentración de impurezas a altas temperaturas ($\approx 900^{\circ}\text{C}$)
- ▶ Los átomos dopantes se depositan en la superficie por deposición
- ▶ Las impurezas difunden penetrando al sustrato y generando el perfil de impurezas en el material

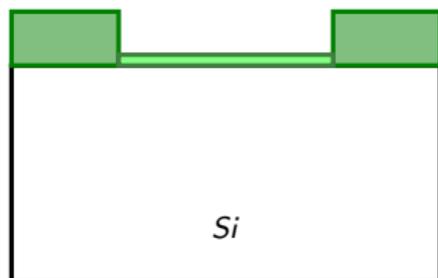
Dopaje

Implantación iónica



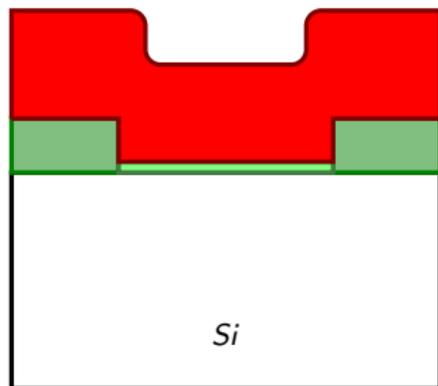
- ▶ Las impurezas son implantadas mediante un bombardeo de iones
- ▶ La penetración depende de la masa del ion y de la energía ($1\text{ keV} - 1\text{ MeV}$)
- ▶ Es un proceso más preciso y controlable
- ▶ Las colisiones producen imperfecciones en el *Si*
⇒ se necesita un proceso térmico de "reacomodación"

Deposición



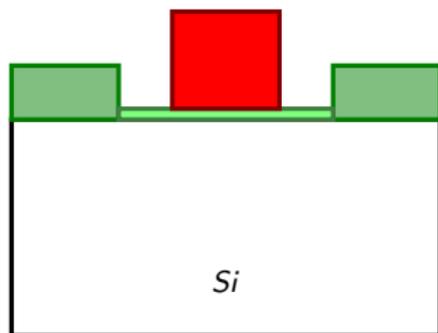
- ▶ Es un proceso para producir películas delgadas de distintos materiales:
 - ▶ Polysilicio
 - ▶ Óxidos (Si_3N_4)
 - ▶ Metales
- ▶ Existen distintos métodos para realizar deposiciones, los más usuales son *Sputtering* (deposición física) y *Chemical Vapor Deposition* (CVD).
- ▶ Una vez depositados los materiales, se elimina de las zonas “indeseadas”.

Deposición



- ▶ Es un proceso para producir películas delgadas de distintos materiales:
 - ▶ Polysilicio
 - ▶ Óxidos (Si_3N_4)
 - ▶ Metales
- ▶ Existen distintos métodos para realizar deposiciones, los más usuales son *Sputtering* (deposición física) y *Chemical Vapor Deposition* (CVD).
- ▶ Una vez depositados los materiales, se elimina de las zonas “indeseadas”.

Deposición



- ▶ Es un proceso para producir películas delgadas de distintos materiales:
 - ▶ Polysilicio
 - ▶ Óxidos (Si_3N_4)
 - ▶ Metales
- ▶ Existen distintos métodos para realizar deposiciones, los más usuales son *Sputtering* (deposición física) y *Chemical Vapor Deposition* (CVD).
- ▶ Una vez depositados los materiales, se elimina de las zonas “indeseadas”.

Diseño de CIs I

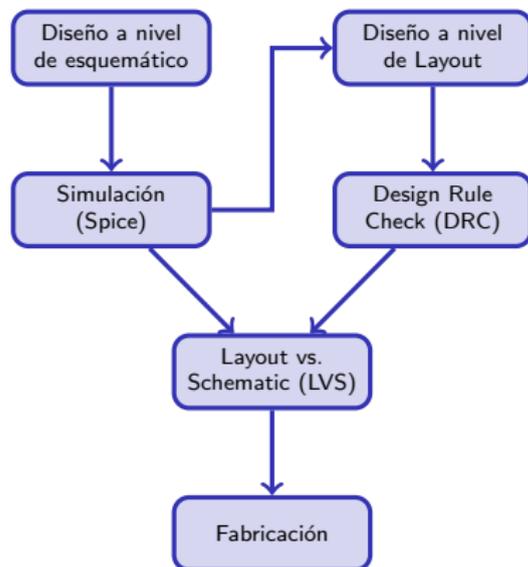
- ▶ El diseño de CIs implica indicar qué áreas del wafer serán afectadas por cada etapa del proceso de fabricación.
- ▶ Por lo general, se tiene acceso a un proceso de fabricación estándar, por lo que las etapas de fabricación no pueden alterarse.
- ▶ El producto final del diseño son las máscaras que se utilizarán en la fabricación.

Diseño de CIs II

Software de diseo de CIs

- ▶ Cadence (OrCAD)
- ▶ Tanner Tools
- ▶ Mentor Graphics
- ▶ Synopsys
- ▶ LASI (free)

Elementos de diseño



Diseño de CIs III

Layers

- ▶ N-Well
- ▶ Active
- ▶ Difusiones
- ▶ Poly
- ▶ Metales
- ▶ Contactos y vias
(interconexiones)

Reglas de diseño

Surgen de la limitaciones del proceso de fabricación

- ▶ Separación
- ▶ Tamaño mínimo
- ▶ Tamaño exacto
- ▶ Recubrimiento

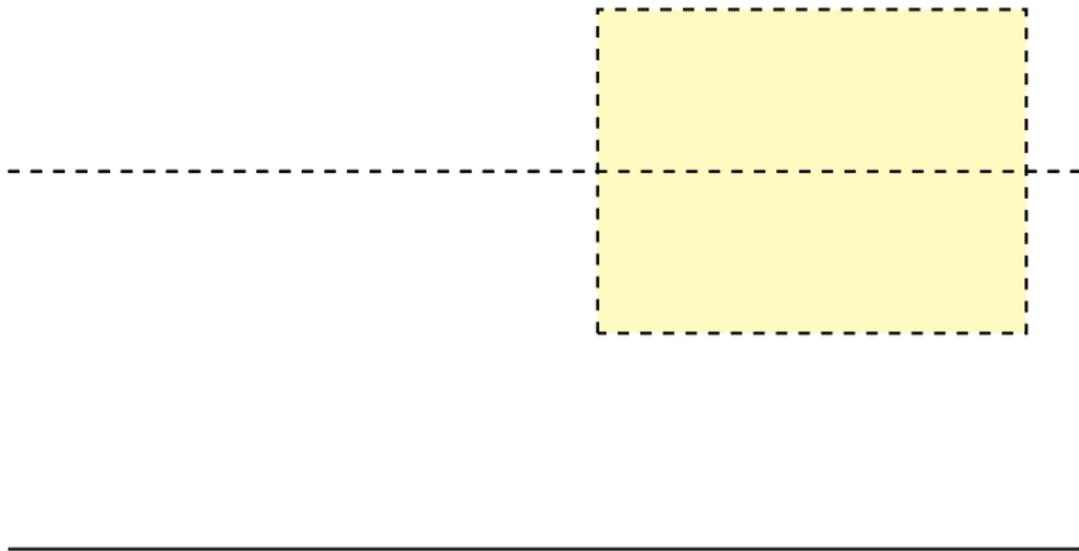
Diseño del inversor CMOS

Sustrato tipo P



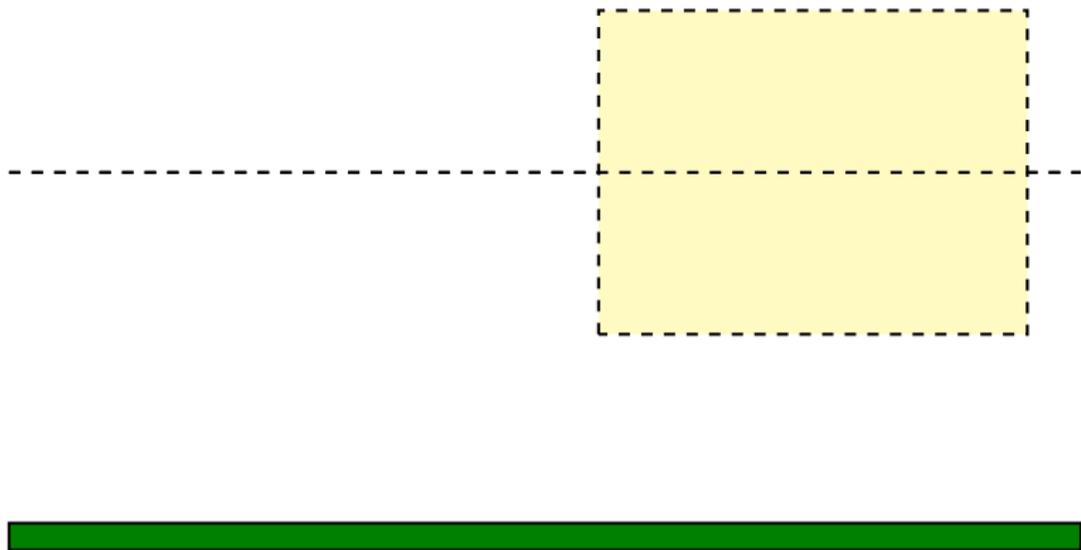
Diseño del inversor CMOS

N-Well



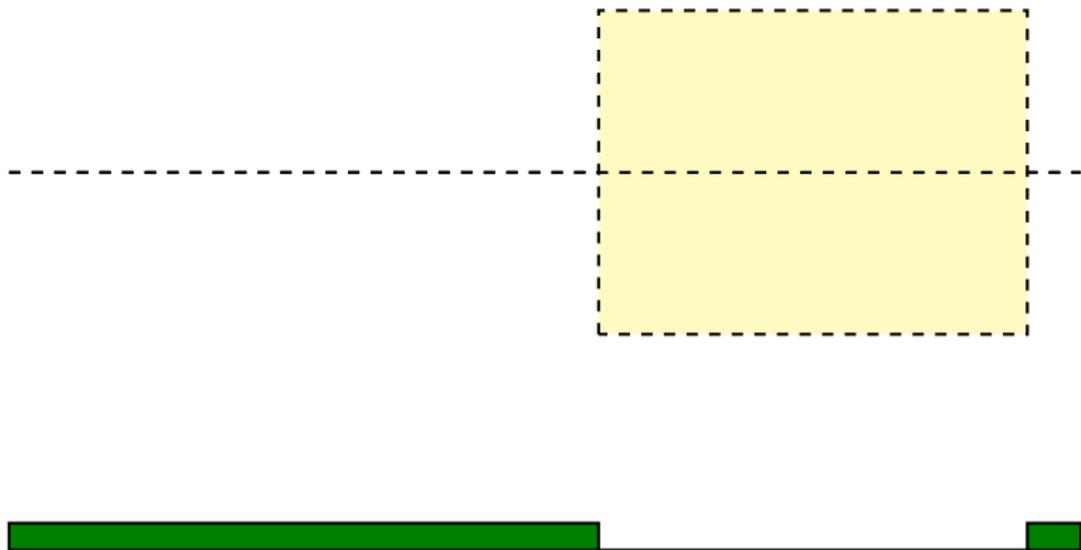
Diseño del inversor CMOS

N-Well



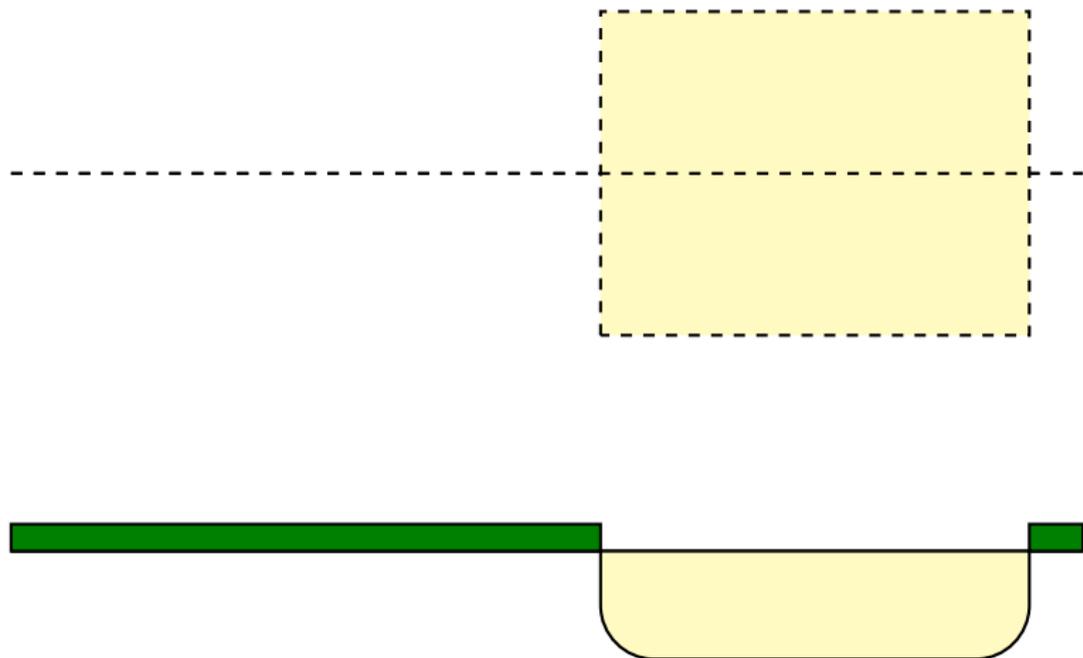
Diseño del inversor CMOS

N-Well



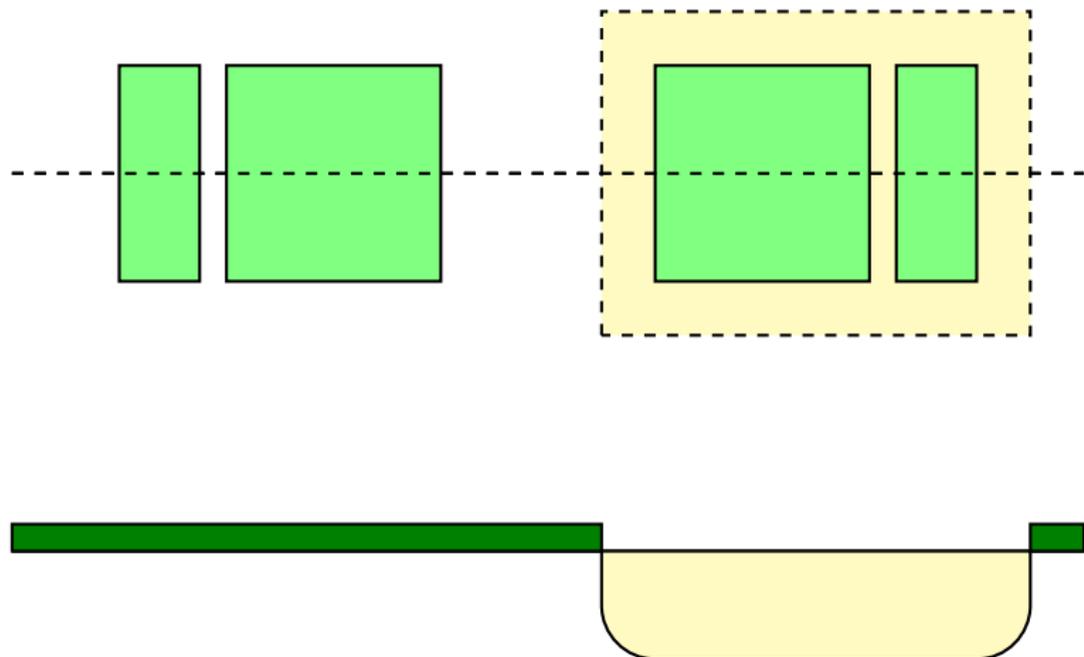
Diseño del inversor CMOS

N-Well



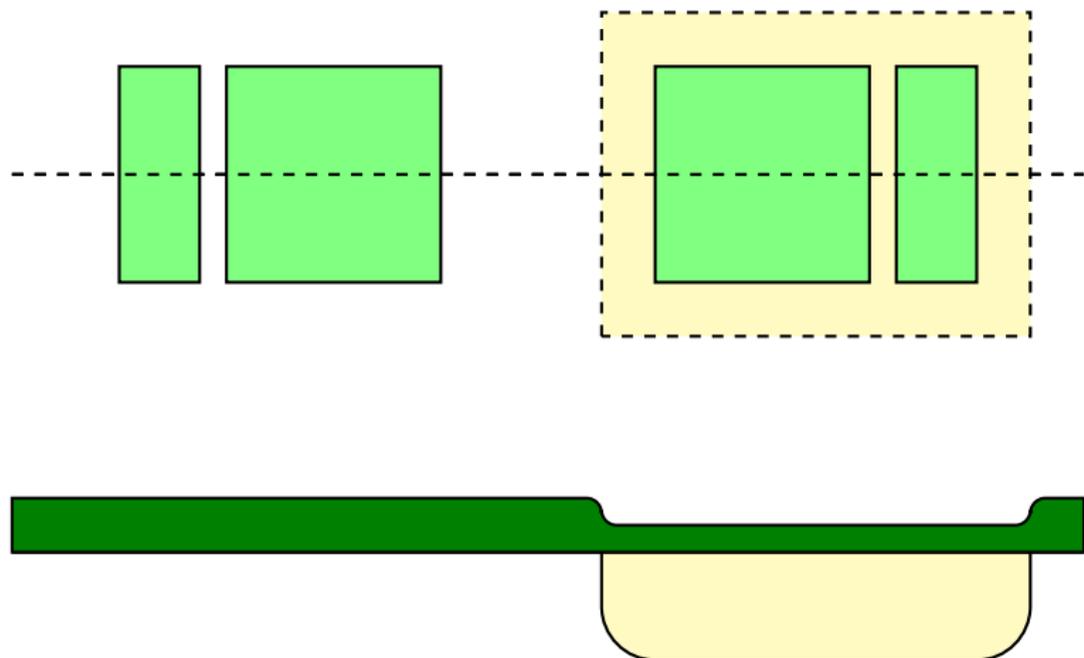
Diseño del inversor CMOS

Active Layer



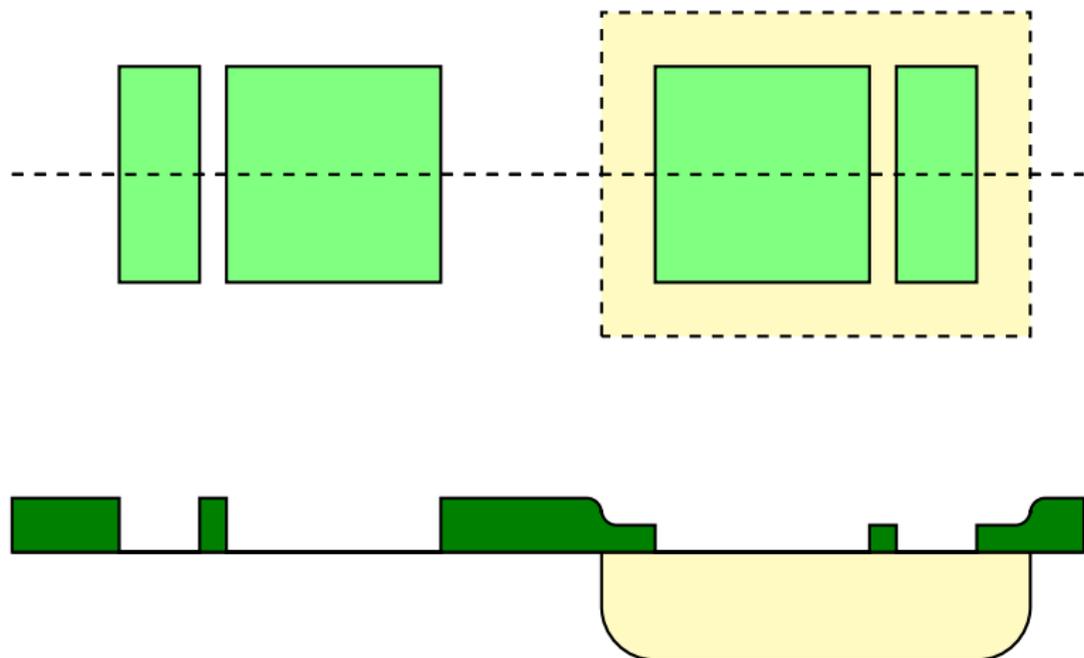
Diseño del inversor CMOS

Active Layer



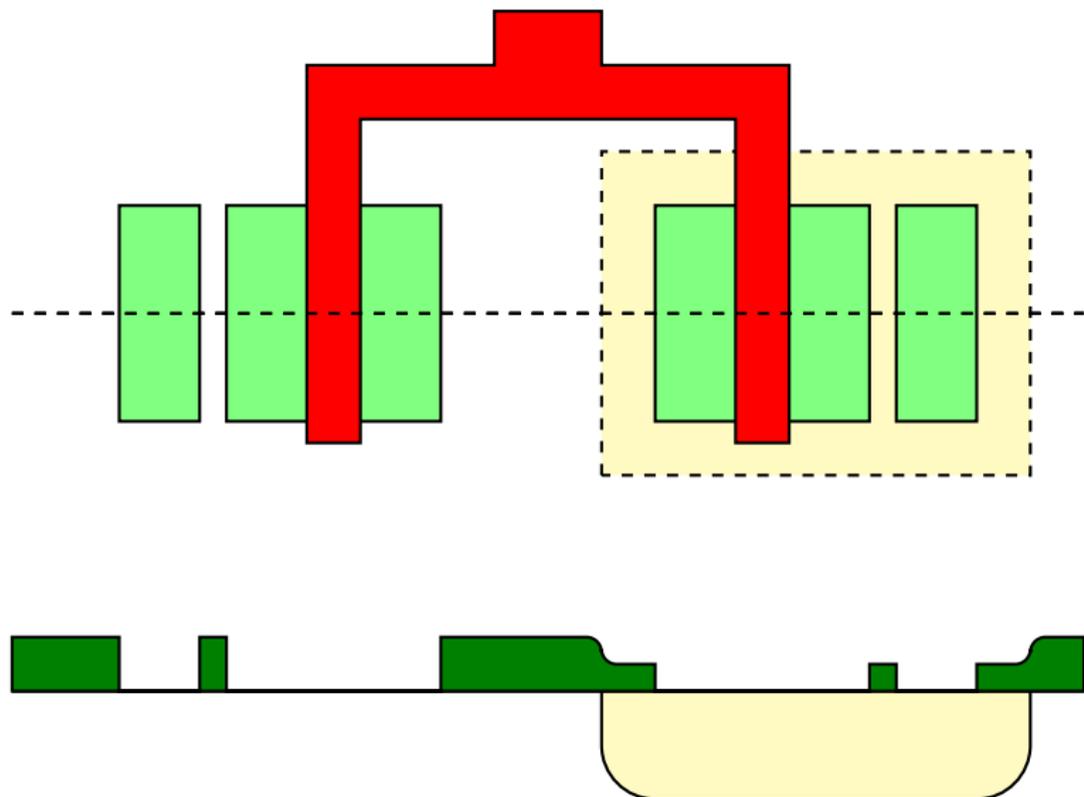
Diseño del inversor CMOS

Active Layer



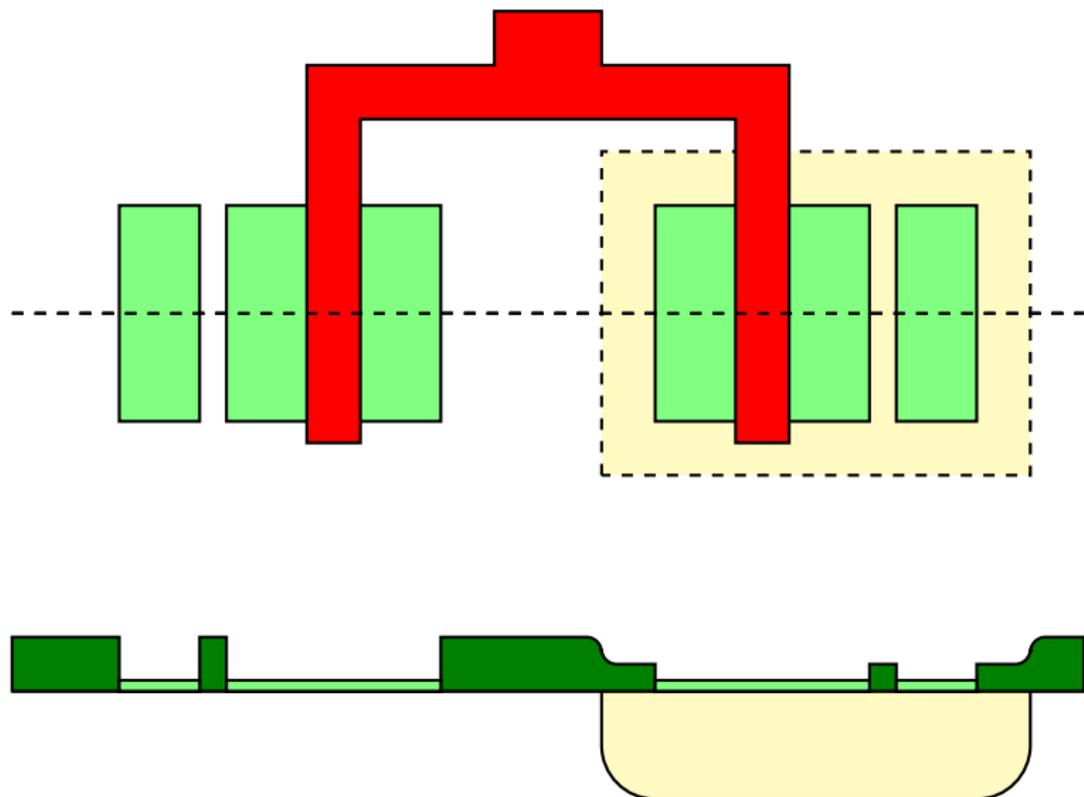
Diseño del inversor CMOS

Poly



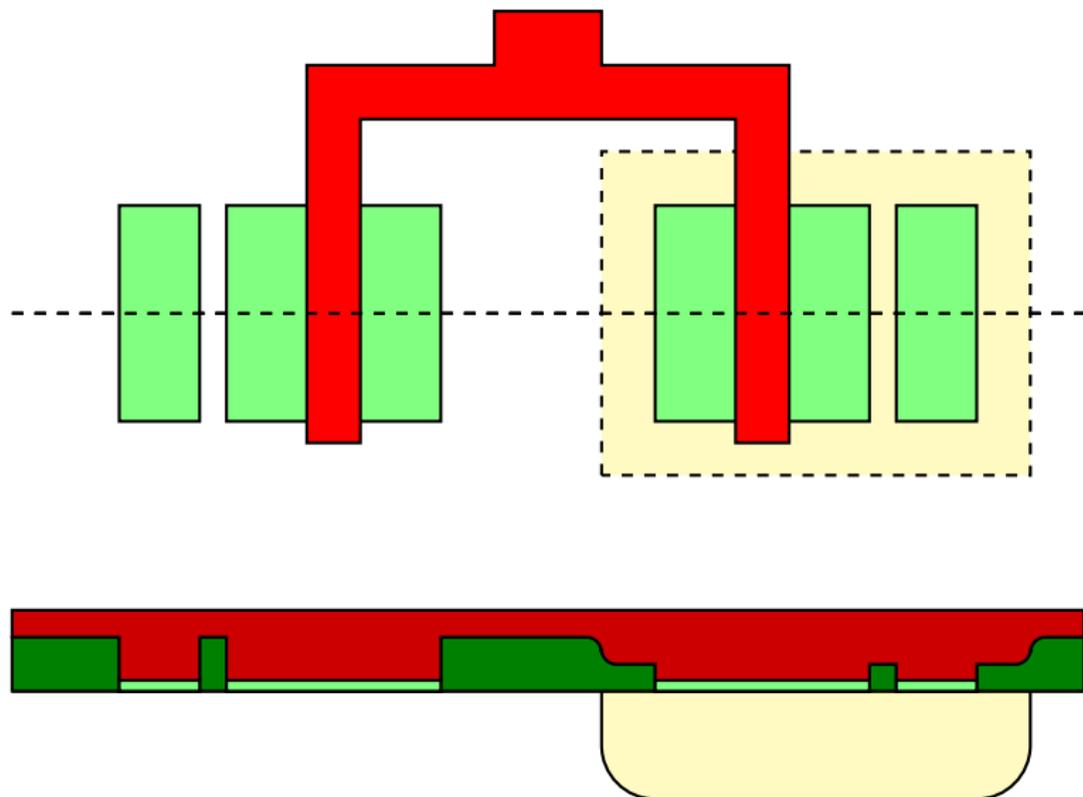
Diseño del inversor CMOS

Poly



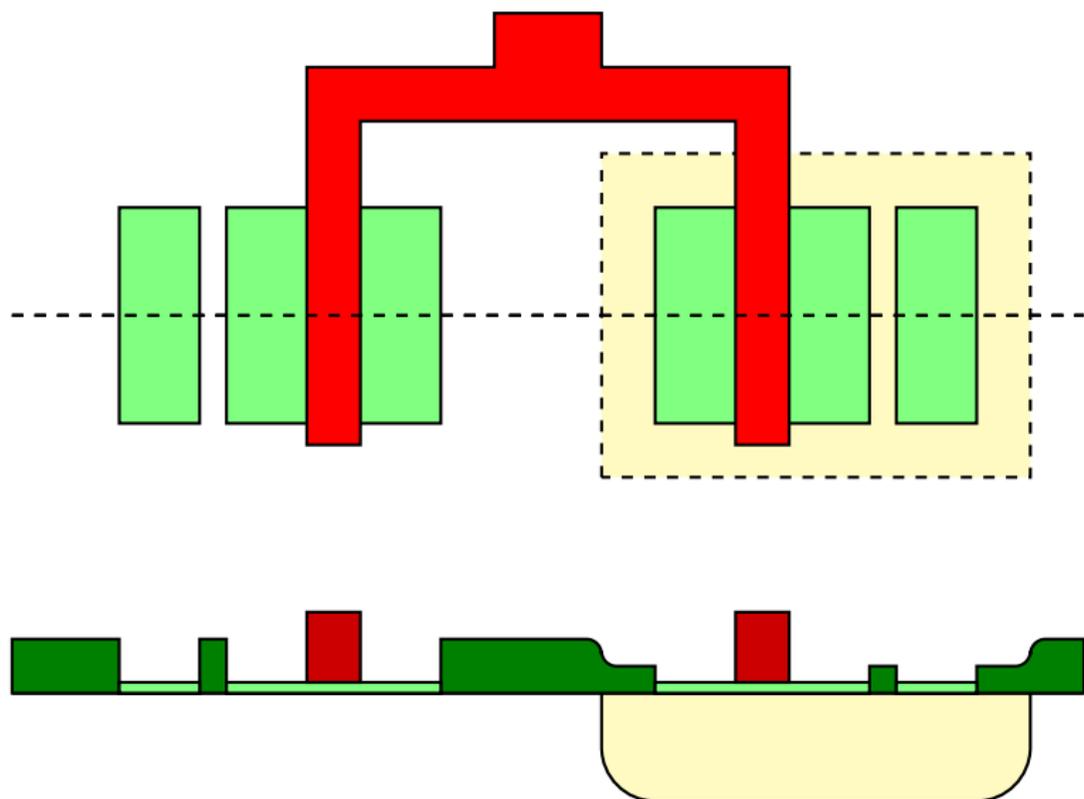
Diseño del inversor CMOS

Poly



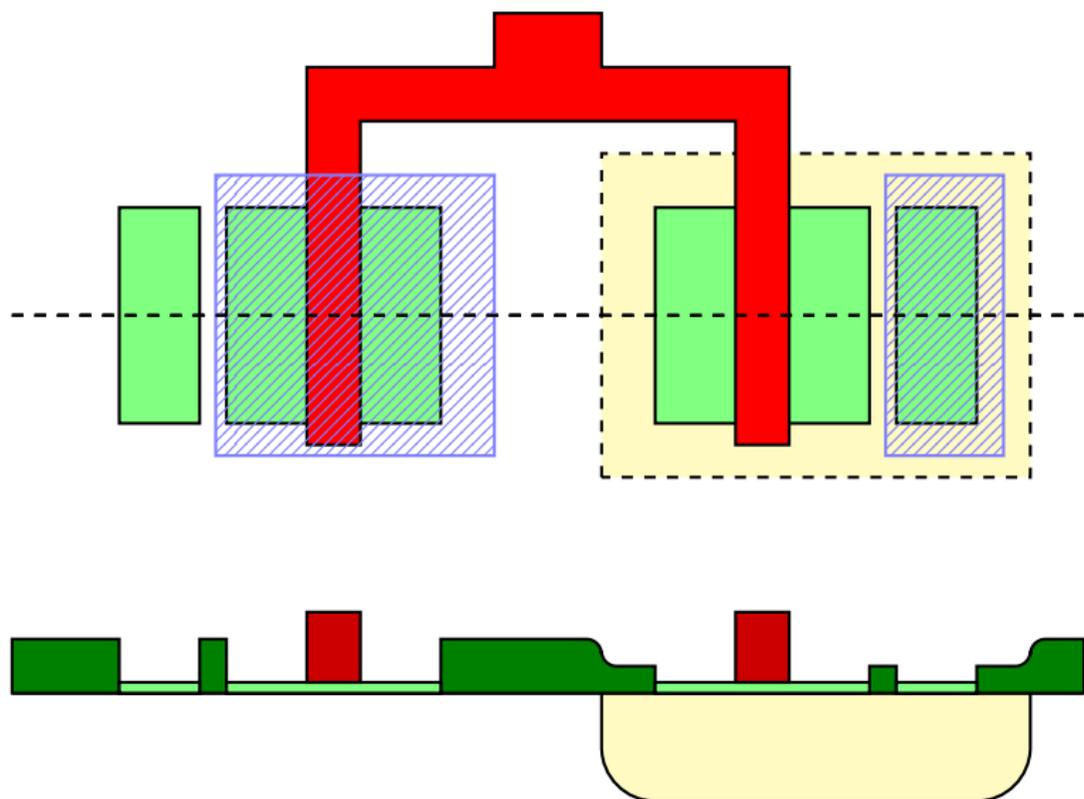
Diseño del inversor CMOS

Poly



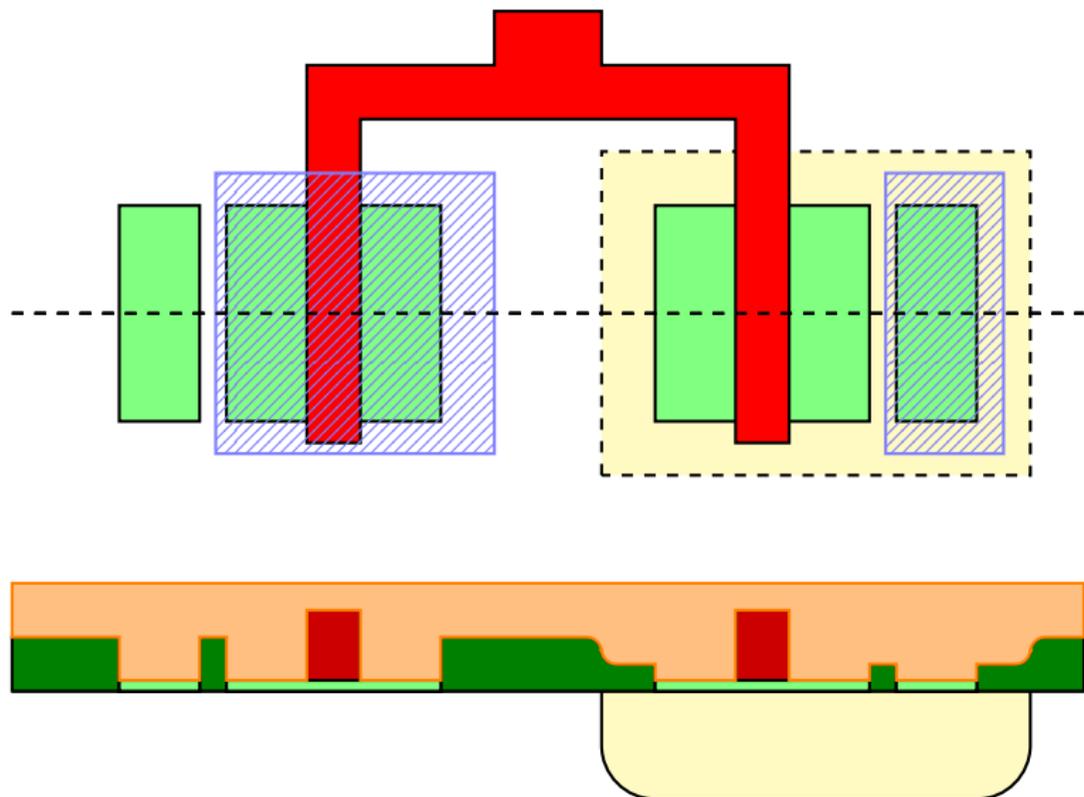
Diseño del inversor CMOS

Difusiones N^+



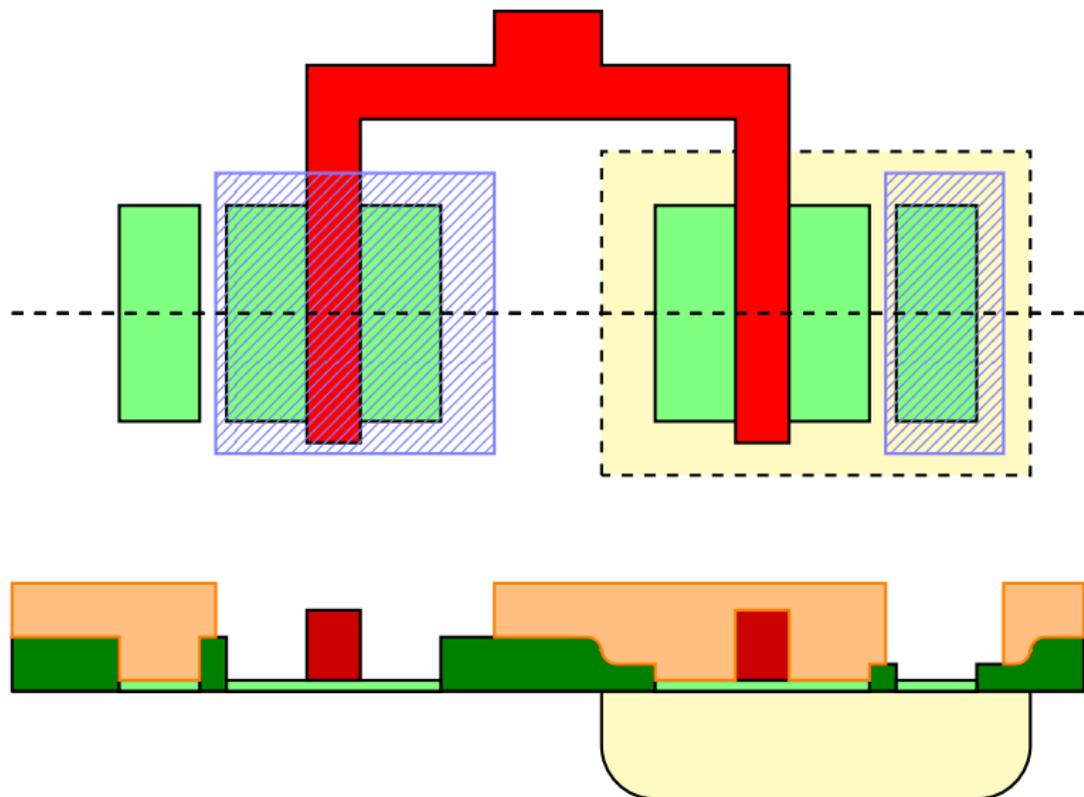
Diseño del inversor CMOS

Difusiones N^+



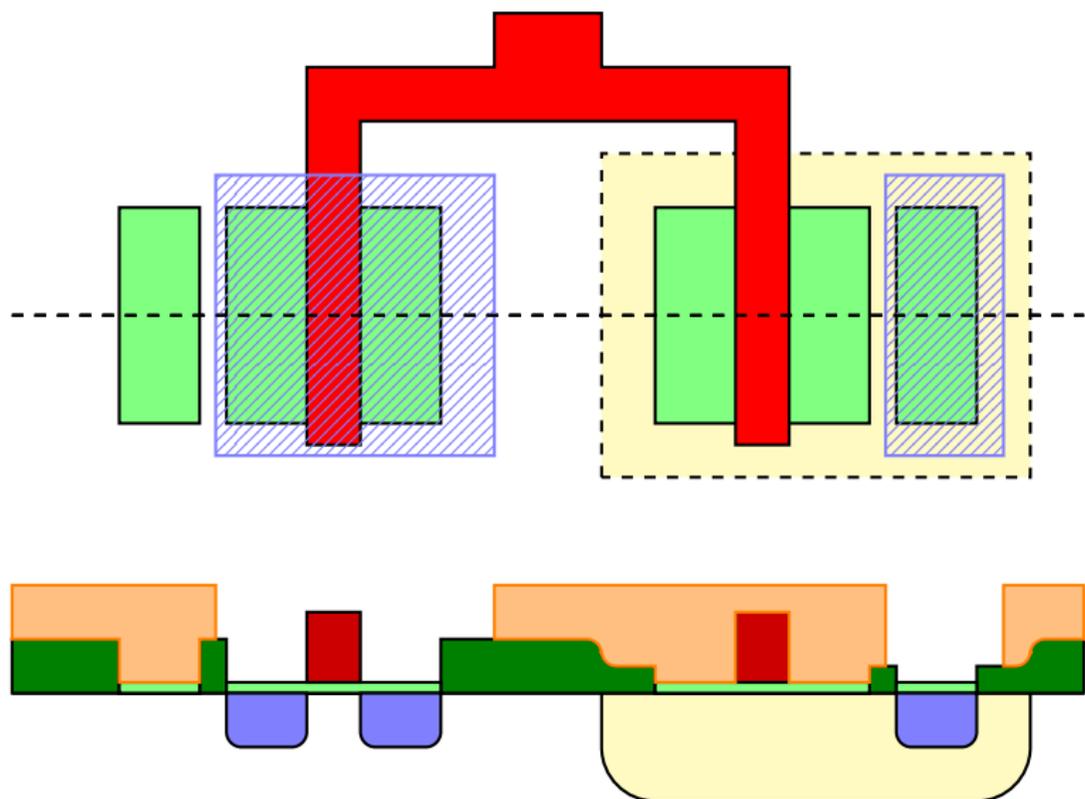
Diseño del inversor CMOS

Difusiones N^+



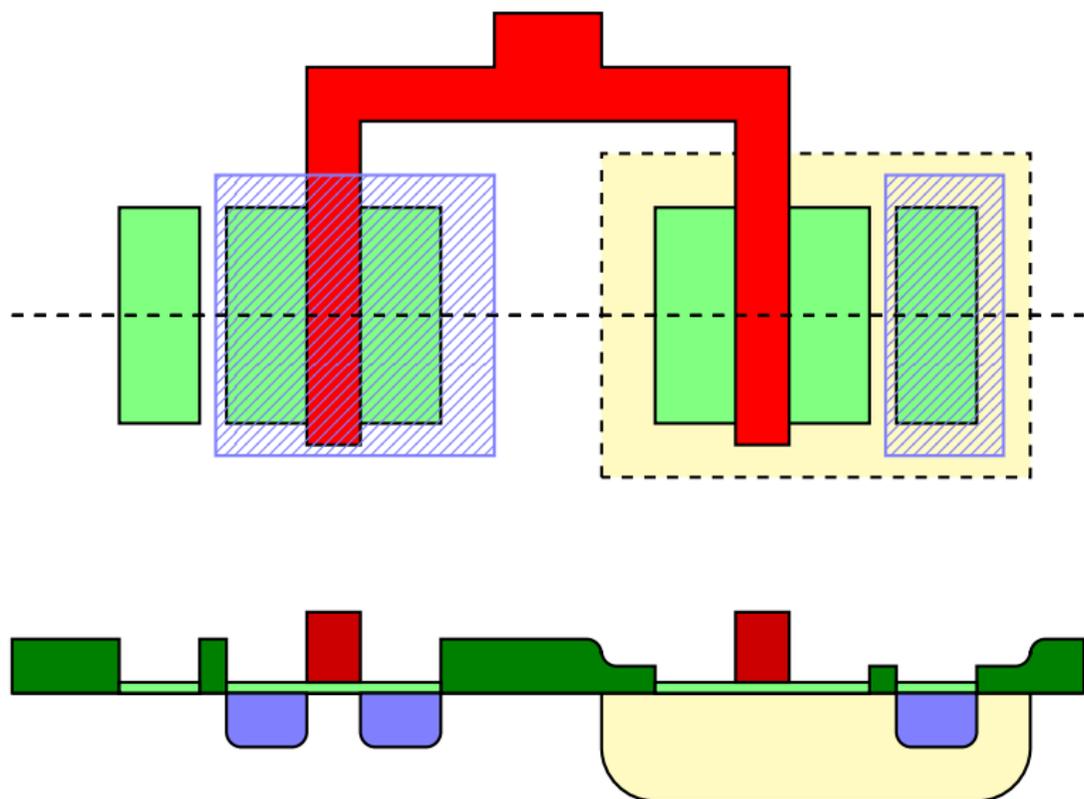
Diseño del inversor CMOS

Difusiones N^+



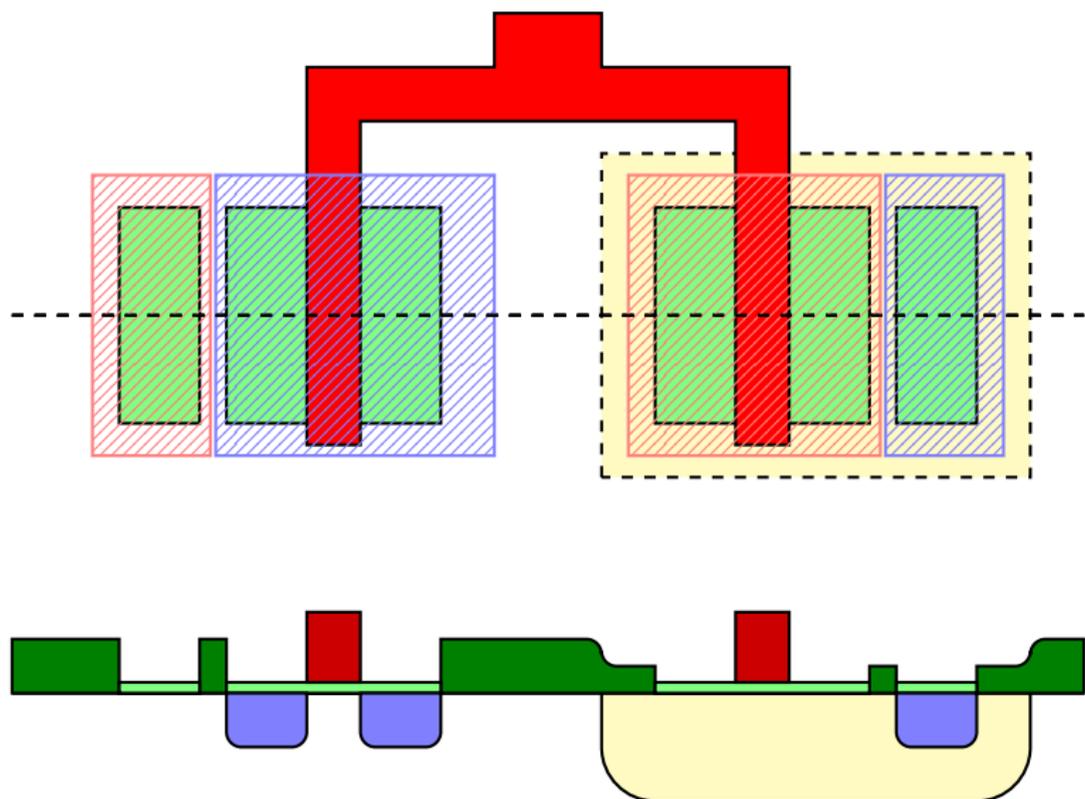
Diseño del inversor CMOS

Difusiones N^+



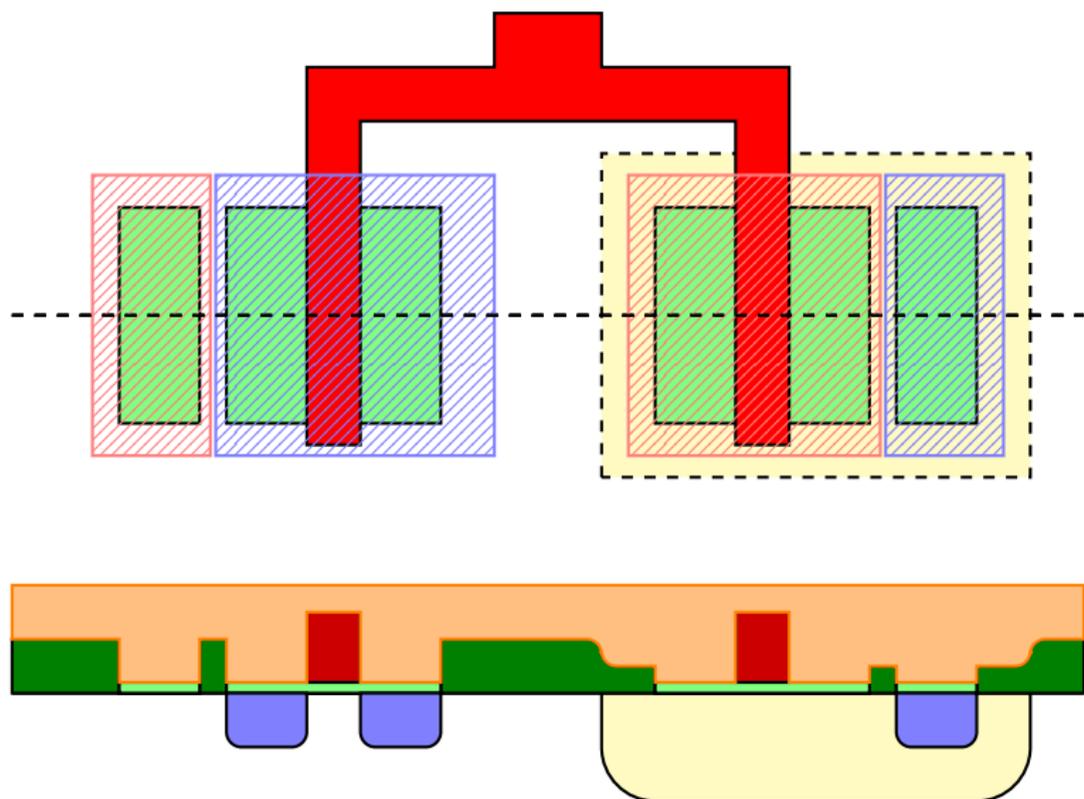
Diseño del inversor CMOS

Difusiones P^+



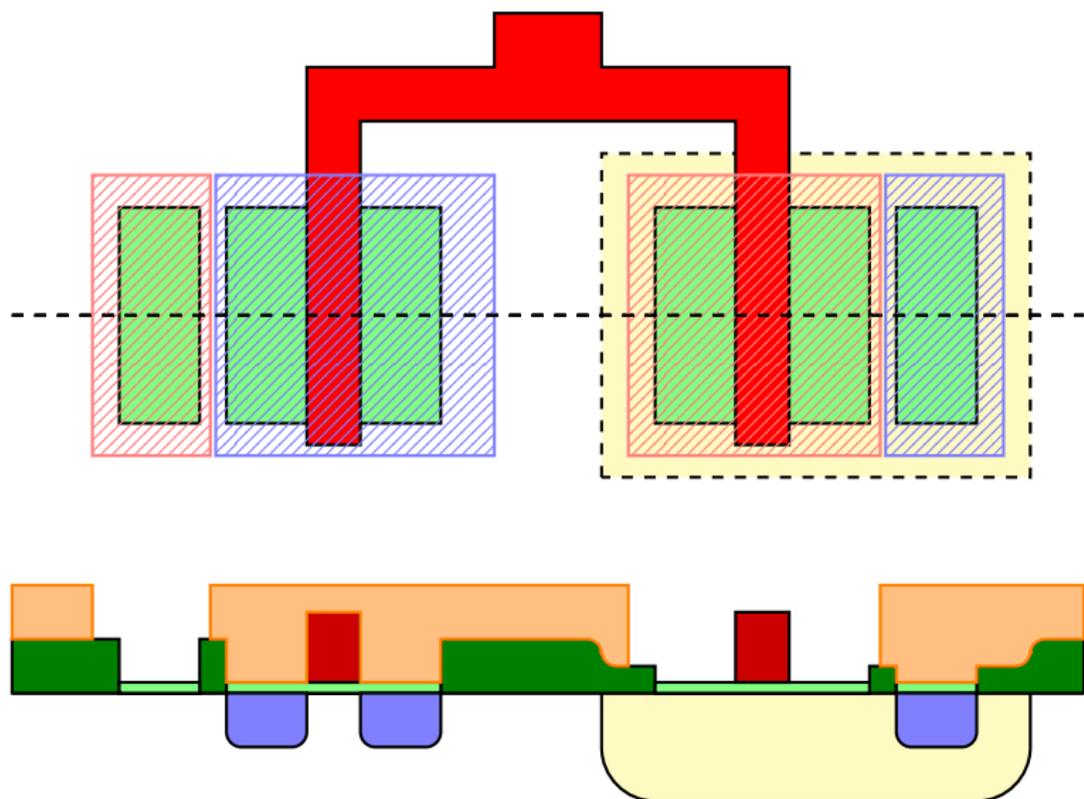
Diseño del inversor CMOS

Difusiones P^+



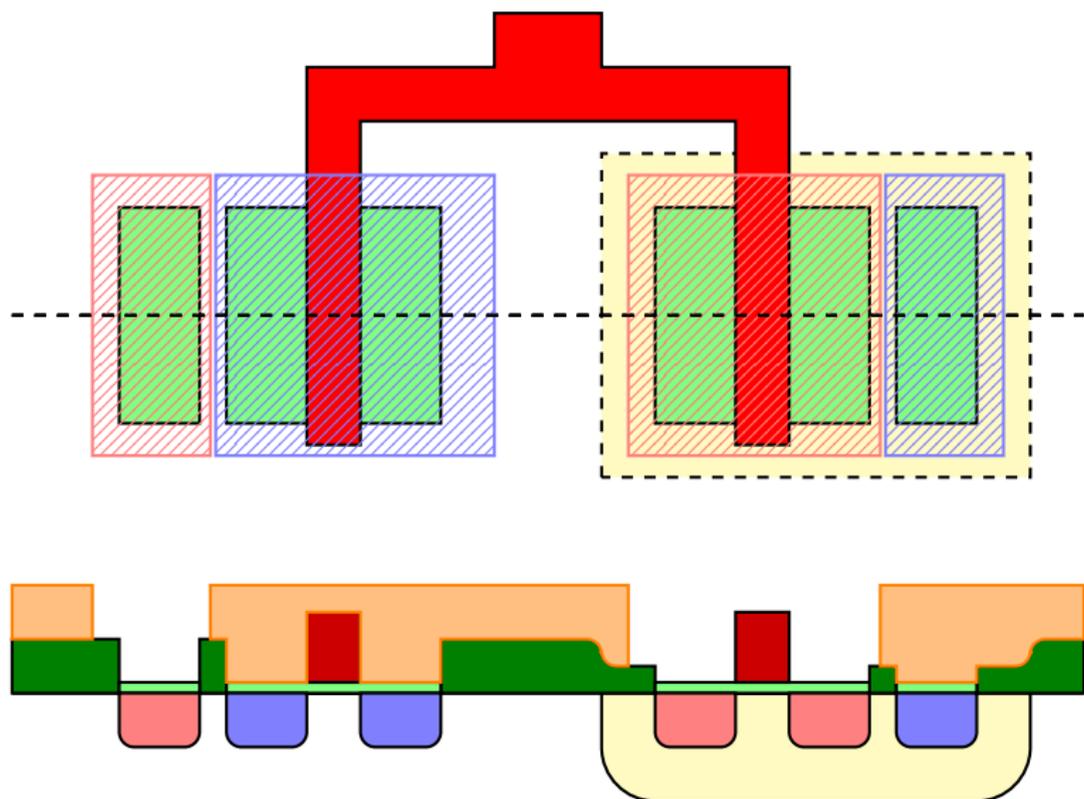
Diseño del inversor CMOS

Difusiones P^+



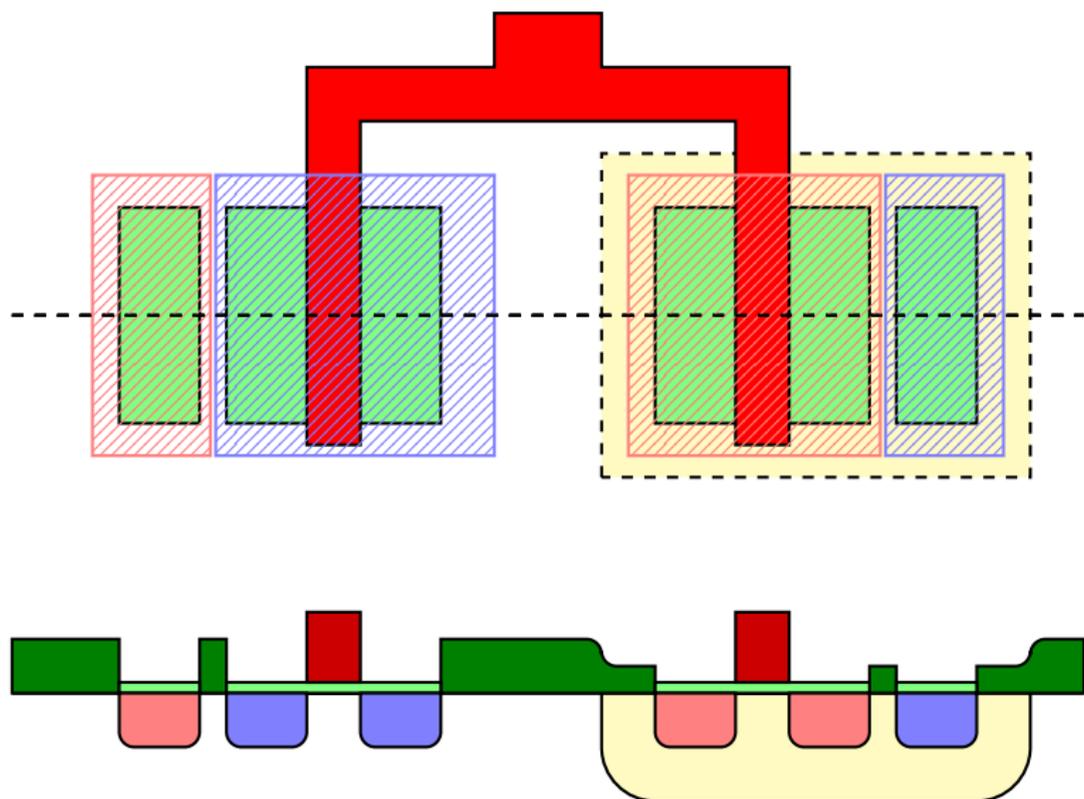
Diseño del inversor CMOS

Difusiones P^+



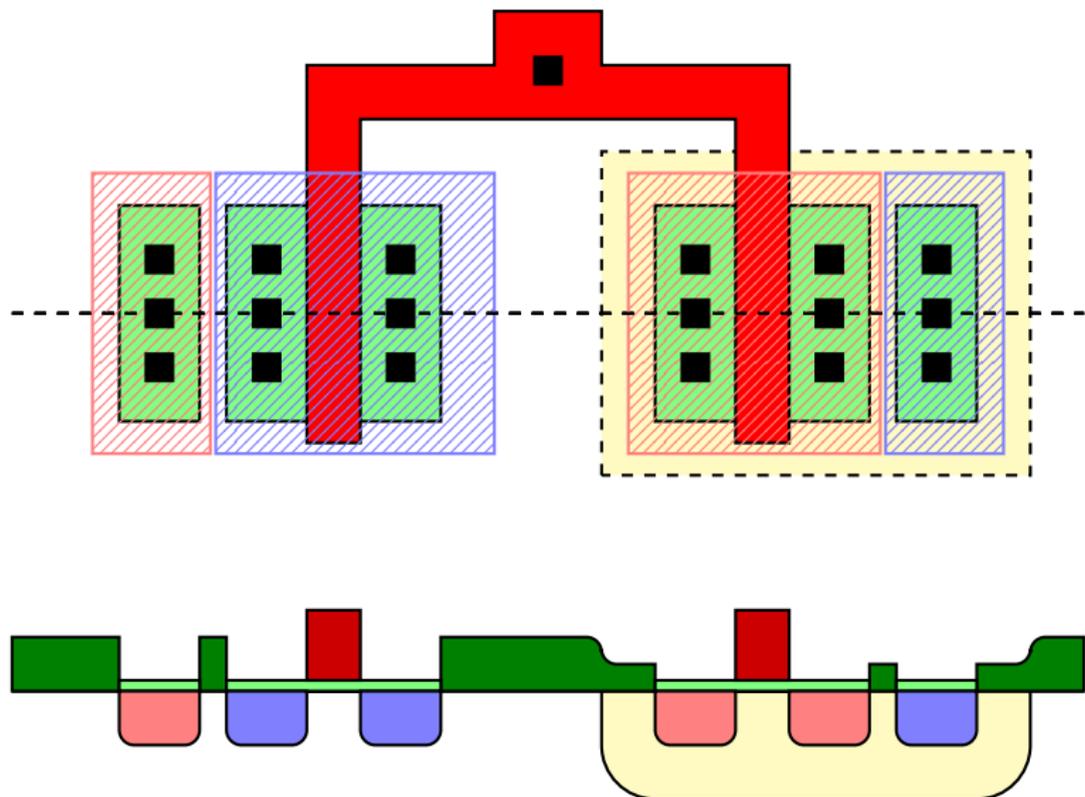
Diseño del inversor CMOS

Difusiones P^+



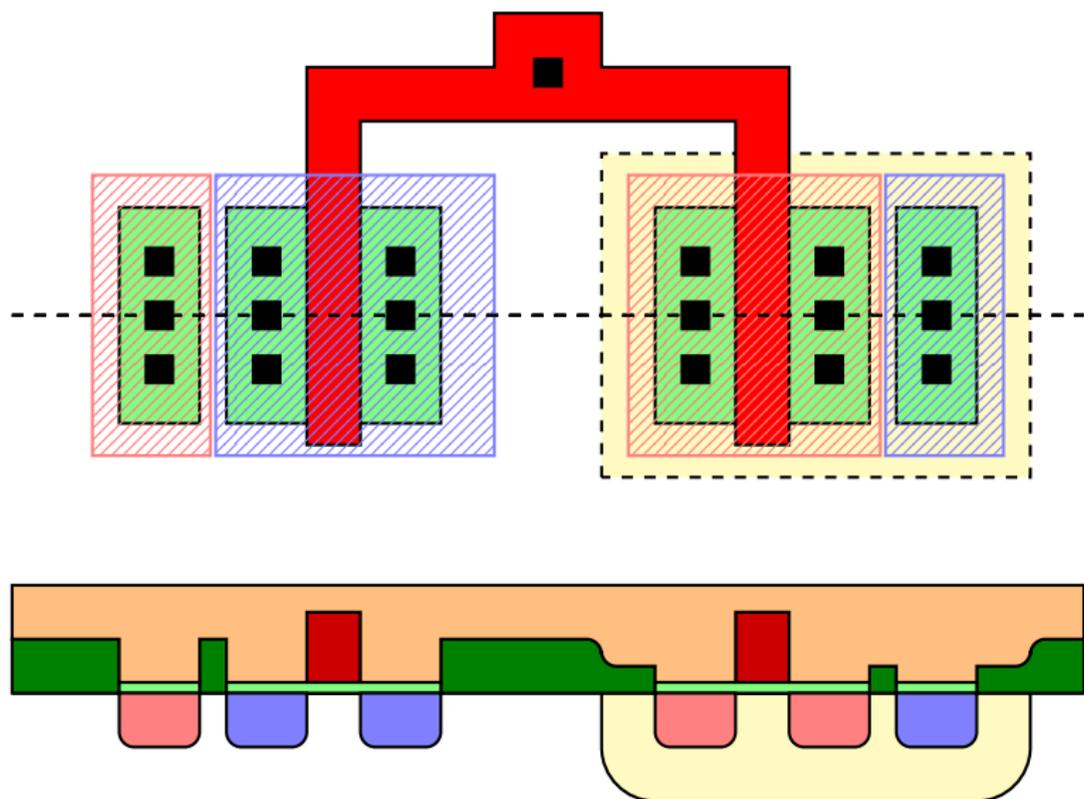
Diseño del inversor CMOS

Contactos



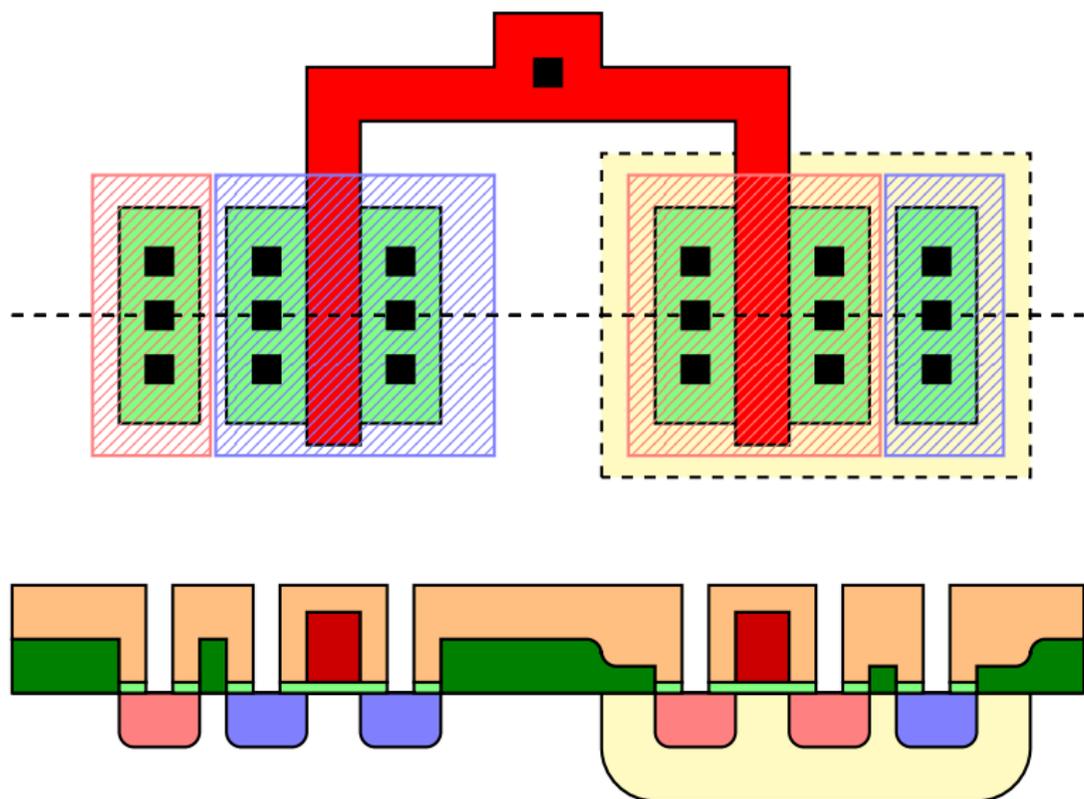
Diseño del inversor CMOS

Contactos



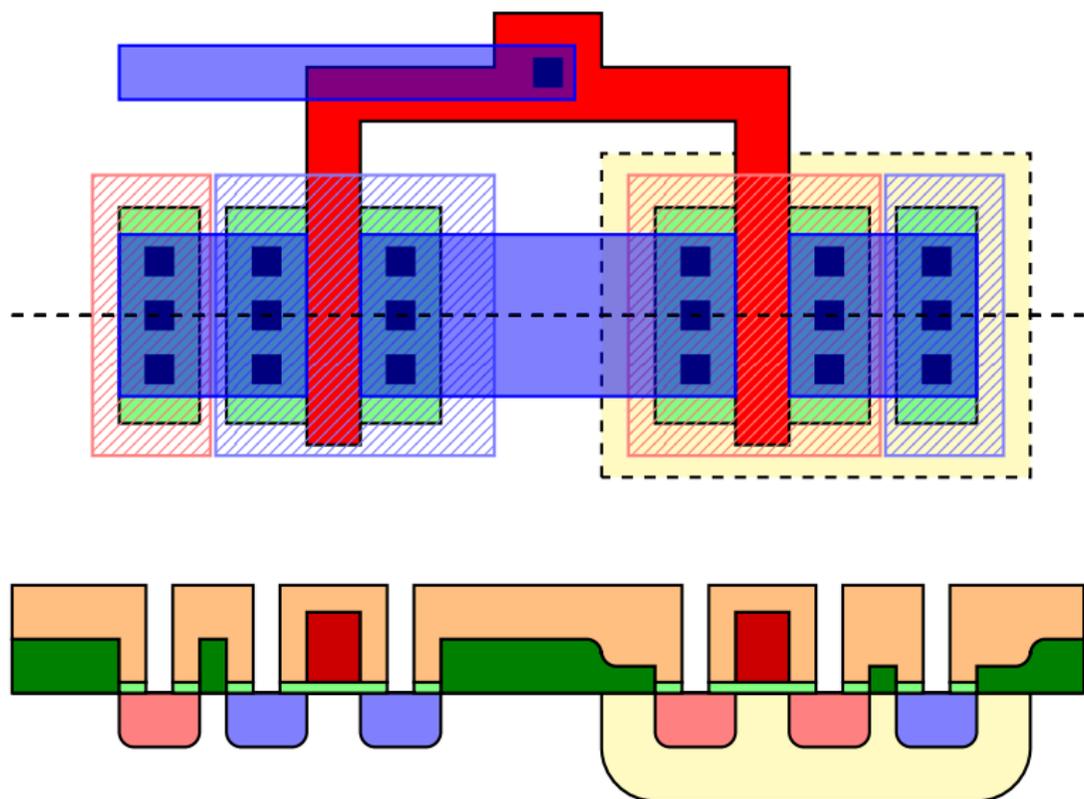
Diseño del inversor CMOS

Contactos



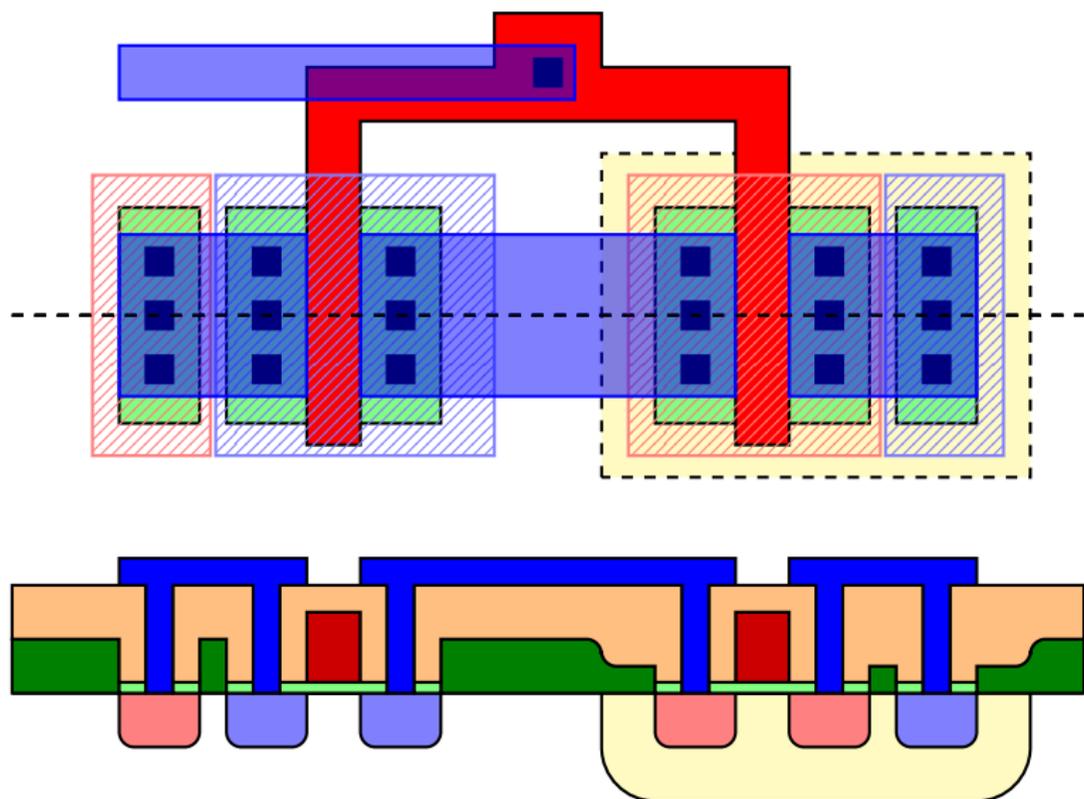
Diseño del inversor CMOS

Metales



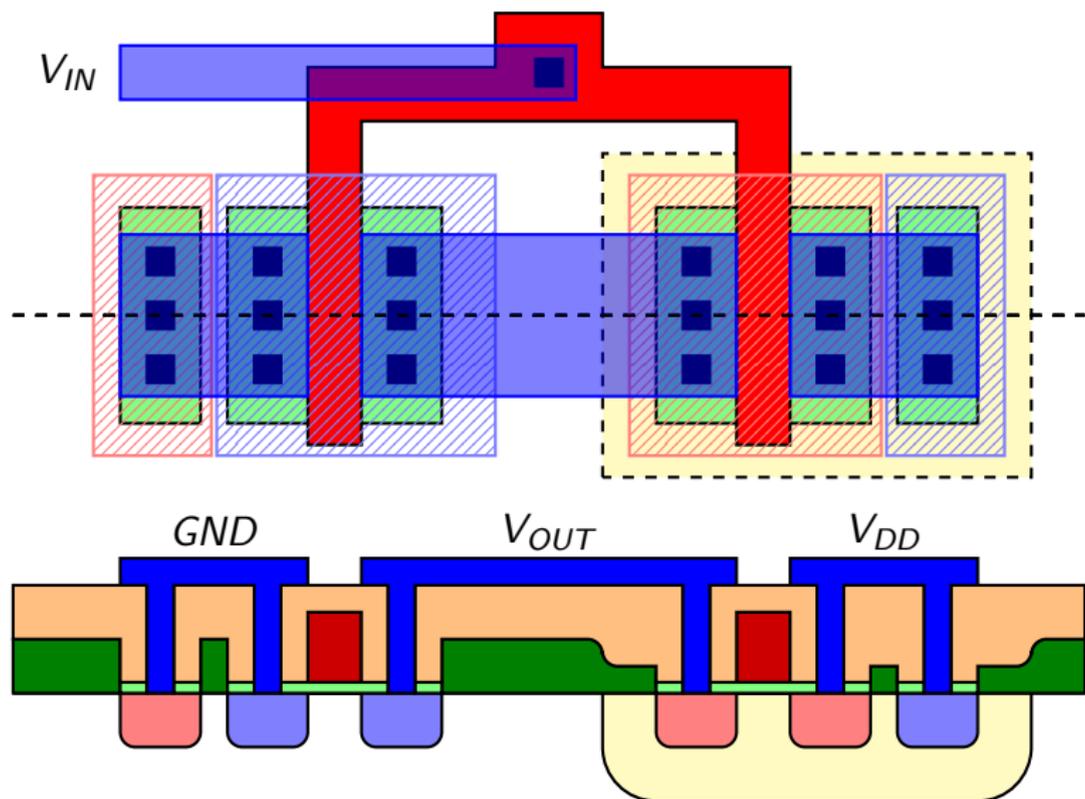
Diseño del inversor CMOS

Metales



Diseño del inversor CMOS

Terminales



Conclusiones

- ▶ Para diseñar CIs es necesario conocer la estructura física de los transistores.
- ▶ Conocer el proceso de fabricación ayuda a mejorar los diseños a nivel físico.
- ▶ Gracias a programas académicos, las universidades pueden acceder a herramientas de diseño y procesos de fabricación.
- ▶ Materias para profundizar en estos temas:
 - 86.46 Microelectrónica
 - 86.47 Optoelectrónica
 - 86.42 Laboratorio de Sistemas Digitales